计算机体系设计实践报告

2021 学年秋季学期

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| **序号** | **学号** | **姓名** | **专业** | **班级** | **成绩** |
|  |  |  |  |  |  |
|  |  |  |  |  |  |
|  |  |  |  |  |  |

指导教师：

软件学院 计算机体系设计实践 王逍

二 O 二一年九月

# 计算机体系设计实践

**实验目的**

实践课设计 4 个实验，基本涵盖了计算机体系结构与组成课程的重点内容，实验电路的 设计与教材保持一致，实验电路在 FPGA 实验板上实现，并使用调试软件 JULAB 完成实验 的调试与分析。

**实验要求**

实验课前复习相关原理，按实验指导书的要求认真预习。 实验时独立思考，掌握实验设备或软件的构造和操作方法，按实验指导书要求设计或验

证实验内容，测试有关数据，分析相应的问题。

实验课结束时需要整理提交 fpga 工具箱，并检查工具箱附件是否缺失。

由于 fpga 工具箱数量有限，实验以小组形式完成，2 人 1 个小组，提交 1 份实验报告。

**实验资料环境和资料**

Win10+FPGA 设计软件 Quartus II、实验调试软件 Julab、实验相关设计文件（工程模板、 电路设计源文件、虚拟构图文件）等。请找实验知道老师索取。

**实验地点**

计算机硬件实验室：软件学院大楼 1428 室

# 实验 1 加减运算及特征标志

## 实验操作

1. 下载实验资源

将通用文件“DE2-115\_proj”解压缩到 E 盘或 F 盘。得到 DE2-115 工程文件夹。将加减 运算及特征标志中文件解压到 DE2-115 工程文件夹中；

解压后的 *lab2.vpl* 和 *lab2.bmp* 是留给实验调试软件使用的虚拟面板构图文件。

2. 实验电路设计与下载

在工程文件夹 DE2-115 中双击工程文件 *DE2\_115\_Lab.qpf* 打开实验电路的 QuartusII 工 程。

点击工具栏中分析与综合（Start Analysis & Synthesis）按钮，检查语法错误，参阅实验 指导书第五章 5.1.1 设计流程的“分析综合”。

分析综合通过后，直接点击工具栏中的全编译（Start Compilation）按钮，自动完成分析 综合、布局布线、生成编程文件等整个过程，全编译完成后，点击工具栏中的编程按钮

（Programmer），将生成的实验电路文件 *DE2\_115\_Lab.sof* 下载到实验板。

3. 实验电路功能验证

打开实验调试软件 JULAB3，选择逻辑部件实验类型，在“虚拟实验板”菜单的面板构 图选项下，浏览选择工程文件夹中的 *lab2.vpl* 文件，打开本实验的虚拟面板，根据实验原理， 控制虚拟面板的开关、按键，观察对应的指示灯，填写实验结果记录和分析。

## 实验记录

1. 运算功能和控制信号

根据实验原理分析各种运算对应的控制信号，填入下表。

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| 运算指令 | 运算功能 | 运算控制信号 | | | |
| M3 | M2 | M1 | M0 |
| ADD | F=dst+src | 0 | 0 | 0 | 1 |
| SUB | F=dst-src | 0 | 1 | 1 | 1 |
| ADDC | F=dst+src+进位 | 1 | 0 | 0 | 1 |
| SUBB | F=dst-src-借位 | 1 | 0 | 1 | 0 |
| INC | F=dst+1 | 0 | 1 | 0 | 0 |
| DEC | F=dst-1 | 0 | 0 | 1 | 0 |
| 无 | F=dst | 0 | 0 | 0 | 0 |

2. 数据传送

设置 M3～M0 实现数据传送，使加法器的输出 F=A。下表中双线左侧是输入信号，右 侧是输出信号。按照表中给出的输入数据，通过拨动开关送给 FPGA 实验电路；将相关指示 灯的结果，填入表格右部栏目。

|  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- |
|  | dst | src | Ci | M3~M0 | B | C0 | F | 实验现象分析 |
| ① | 1010 | 1111 | — | 0000 | 0 | 0 | A | 如果改变 src 的值，对 B 和 C0 的 值 没有 （有/没有）影响。 |
| ② | 1010 | 0000 | — | 0000 | 0 | 0 | A |

要将 dst 输入端的数据送到加法器的 F 输出端，需要使 M3~M0= 0 ，这时 B= 0 、 C0= 0 ，因此 F = A。

3. 加法运算结果的特征标志

设置 M3~M0 为加法运算，按下表步骤操作，观察加法运算的结果，填入下表，并写出 计算数和结果的真值。

|  |  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
|  | dst | src | Ci | M3~M0 | F | FLAG | | | | 运算数和运算结果的真值 | |
| S | Z | O | C | 视为无符号数 | 视为补码 |
| ① | 1000 | 0001 | — | 0001 | 1001 | 1 | 0 | 0 | 0 | 8＋1＝9 | (**﹣**8)＋1＝**﹣**7 |
| ② | 1101 | 1100 | — | 1001 | 1 | 0 | 0 | 1 | 13+12=25 | (-3)+(-4)=(-7) |
| ③ | 0100 | 0010 | — | 0110 | 0 | 0 | 0 | 0 | 4+2=6 | 4+2=6 |
| ④ | 0000 | 0000 | — | 0000 | 0 | 1 | 0 | 0 | 0+0=0 | 0+0=0 |
| ⑤ | 1111 | 0001 | — | 0000 | 0 | 1 | 0 | 1 | 15+1=16 | (-1)+1=0 |
| ⑥ | 0011 | 0101 | — | 1000 | 1 | 0 | 1 | 0 | 3+5=8 | 3+5=8 |
| ⑦ | 1100 | 1011 | — | 0111 | 0 | 0 | 1 | 1 | 12+11=23 | (-4)+(-5)=(-9) |
| ⑧ | 1100 | 0101 | — | 0001 | 0 | 0 | 0 | 1 | 12+5=17 | (-4)+5=1 |
| ⑨ | 0011 | 1011 | — | 1110 | 1 | 0 | 0 | 0 | 3+11=14 | 3+(-5)=(-2) |
| ⑩ | 1000 | 1000 | — | 0000 | 0 | 1 | 1 | 1 | 8+8=1 | (-8)+(-8)=(-16) |

提示：为方便分析运算结果，可以事先列出负数的 4 位补码与真值的对应关系：

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| 1000 | 1001 | 1010 | 1011 | 1100 | 1101 | 1110 | 1111 |
| -8 | -7 | -6 | -5 | -4 | -3 | -2 | -1 |

实验现象分析：

（1）负标志 SF 就是运算结果的　最高位 （最高位／最低位）。

（2）零标志 ZF 的生成和　Ｆ （F／CF／F 及 CF）有关。

（3）溢出标志 OF 和进位标志　没有 （有／没有）直接的联系。

（4）对照标志位和真值，可以看出溢出标志 OF 是按照　补码 （无符号数／补码） 的运算结果设置的；进位标志 CF 是按照　无符号数　（无符号数／补码）运算的结果设置的。

也就是说，如果运算数是无符号数，运算结果是否溢出是由 CF　（CF／OF）反映的；如果 运算数是有符号补码数，运算结果是否溢出是由　OF　（CF／OF）反映的。

（5）4 位补码能表示数值的范围是　(－８～７)　，4 位无符号数能表示数值的范围是

　 (０～15)　。

（6）运算器电路是否“知道”运算数是有符号数还是无符号数？　运算器电路无法区分

4. 减法运算

减法运算是转换为加法计算的。设置 M3~M0 为减法运算，注意观察 B 操作数、C0 和

FLAG 的 CF（进位）标志位。

|  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
|  | dst | src | Ci | M3~M0 | C0 | B | F | CF | 实验现象分析 |
| ① | 0010 | 0001 | — | 0111 | 1 | 1110 | 0001 | 1 | 无　(有/无)借位 |
| ② | 0001 | 0010 | — | 1 | 1101 | 1111 | 0 | 有　(有/无)借位 |

实验现象分析：

———

（1） 减法运算时，B= 　　（src/src），C0= １　（1/Ci），所以 F=　+2

（2） CF 标志与减法运算有没有产生借位　有　(有/没有)关系，没有产生借位时，

CF=　1　；减法运算产生借位时，CF=　0　。

5. 带借位的减法运算

设置 M3~M0 为带借位的减法运算，注意观察 F 和 Ci 的关系。

|  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
|  | dst | src | Ci | M3~M0 | C0 | B | F | CF | 实验现象分析 |
| ① | 0101 | 0011 | 1 | 1010 | 1 | 1111 | 0101 | 1 |  |
| ② | 0101 | 0011 | 0 | 0 | 1111 | 0100 | 1 |  |

实验现象分析：

在带借位的减法运算中，Ci 代表的是　借位的逻辑反　（借位/借位的逻辑反）。从实验结果可以看 出，当 Ci=1 时，F=dst – src –　0　(1/0)；当 Ci=0 时，F=dst – src – 　1　 (1/0)。请解释这个实验结果：　由实验得到的表格可以看出，这个电路就是用来实现1位二进制的被减数、减数和低位来的接位数三者相减的电路。

6. 加 1 和减 1 运算

|  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- |
|  | dst | src | Ci | M3~M0 | C0 | B | F | FLAG |
| ① INC | 0010 | 0101 | 1 | 0100 | 0 | 0000 | 0011 | 0000 |
| ① INC | 0010 | 1010 | 0 | 0 | 0000 | 0011 | 0000 |
| ②  DEC | 0010 | 1010 | 0 | 0010 | 0 | 1111 | 0001 | 0001 |
| ②  DEC | 0010 | 0101 | 1 | 0 | 1111 | 0001 | 0001 |

实验现象分析：

（1）加 1 运算时，B 始终为　0000　，C0 始终为　0　，所以 F = A+B+C0 =Ａ＋１。

（2）减 1 运算时，B 始终为　1111　即-1，C0 始终为　0　，所以 F = A+B+C0 =Ａ－１。

（3）改变 src 的值，对结果　没有　(有/没有)影响。

## 实验小结及实验分工

实验小结：

答：实验存在一定的难度，尤其是在统计数据的时候十分容易出错，一不小心就会造成“差之毫厘谬以千里的”下场，所以在试验过程中需要十分的细心仔细，认真核对每一个数据和结果，才能最终总结出正确的答案。

实验分工：单人完成